

PROJETO DIDÁTICO DE UM RELÓGIO DIGITAL: Simulação e montagem em bancada

André Nagaoka¹, Andre Victor Nemeth Wronski Bonfante², Lucas Da Silva³ e Victor Emanuel Correia De La Rosa⁴

RESUMO

A simulação computacional de sistemas eletroeletrônicos constitui uma ferramenta indispensável na engenharia elétrica, essencial para a modelagem, análise e otimização de circuitos em ambiente virtual, promovendo maior precisão, eficiência e a redução do tempo de desenvolvimento antes da prototipagem física. Reconhecendo seu papel como etapa crítica no ciclo de projeto, este trabalho apresenta a simulação e a implementação de um relógio digital de quatro dígitos utilizando lógica combinacional e sequencial, com o objetivo de demonstrar, de forma prática e didática, os princípios da simulação e análise de sistemas digitais e contagem binária. A metodologia empregada incluiu a pesquisa de componentes (decodificadores, *flip-flops* e portas lógicas), a modelagem e simulação no *software Proteus* e a montagem física do circuito. O resultado prático confirmou a operação correta do mecanismo de contagem e da exibição nos *displays*, corroborando os dados obtidos na simulação e enfatizando a importância da simulação como processo validatório crucial que antecede a montagem. Dessa forma, a construção desse sistema digital, simulado e implementado, oferece um valor educacional significativo, permitindo a compreensão e a comprovação empírica dos conceitos de lógica digital aplicada.

Palavras-chave: projeto didático; simulação; lógica sequencial e combinacional; relógio digital.

¹ Unisenai; andrenagaokatec@gmail.com

² Unisenai; andrebonfantevictor@gmail.com

³ Unisenai; guaraverlucas@gmail.com

⁴ Unisenai; victor.rosa@sistemafiep.org.br

EDUCATIONAL PROJECT OF A DIGITAL CLOCK: Simulation and practical implementation

ABSTRACT

Computational simulation of electrical and electronic systems constitutes an indispensable tool in electrical engineering, essential for the modeling, analysis, and optimization of circuits in a virtual environment. This promotes greater accuracy, efficiency, and a reduction in development time prior to physical prototyping. Recognizing its role as a critical stage in the project cycle, this work presents the simulation and implementation of a four-digit digital clock using combinational and sequential logic, with the objective of demonstrating, in a practical and didactic manner, the principles of digital system simulation and analysis, and binary counting. The methodology employed included component research (decoders, flip-flops, and logic gates), modeling and simulation using the Proteus software, and the physical assembly of the circuit. The practical result confirmed the correct operation of the counting mechanism and display output, corroborating the data obtained from the simulation and emphasizing the importance of simulation as a crucial validation process preceding assembly. Thus, the construction of this digital system, simulated and implemented, offers significant educational value, allowing for the understanding and empirical proof of the concepts of applied digital logic.

Key words: didactic project; simulation; sequential and combinational logic; digital clock.

1 INTRODUÇÃO

A simulação computacional consolidou-se como uma ferramenta indispensável na engenharia e na indústria contemporâneas. Sua aplicação viabiliza a análise detalhada de projetos complexos em ambiente virtual, mitigando a necessidade de protótipos físicos exaustivos durante as fases de desenvolvimento. Esta abordagem

oferece vantagens estratégicas, como a redução significativa de custos e do tempo de ciclo de projeto, ao permitir otimizações dinâmicas e virtuais. Ademais, a simulação proporciona uma compreensão aprofundada do comportamento sistêmico, capacitando engenheiros a identificar e mitigar falhas precocemente. Conseqüentemente, obtêm-se produtos mais eficientes, seguros e confiáveis, minimizando o retrabalho e os custos associados a correções pós-produção (SENAI, 2024).

Sob essa ótica, Alberti, Furtado e Kipper (2015) corroboram que a simulação aplicada a sistemas reais não apenas oferece alternativas e melhorias ao produto final, mas também atua como um recurso didático fundamental na assimilação de conceitos complexos de engenharia.

No âmbito da Engenharia Elétrica, tal paradigma é igualmente prevalente. Sistemas reais são implementados em ambientes de simulação — tais como *Matlab/Simulink*, *Logisim* e *Proteus* — para modelar a dinâmica de sistemas de potência, fontes de energias renováveis e circuitos eletroeletrônicos. Fenômenos físicos de difícil visualização teórica tornam-se mais acessíveis por meio desses recursos computacionais. Conforme Junior *et al.* (2017), tais ferramentas são essenciais para o processo de ensino-aprendizagem, constituindo uma alternativa metodológica que justifica o desenvolvimento deste trabalho.

Complementarmente, Cavalcante *et al.* (2025) constataram que alunos que realizam atividades práticas mediadas por simulações demonstram maior compreensão e segurança no manuseio de componentes reais. Os autores ressaltam que a prática virtual é altamente eficaz como recurso complementar, especialmente em experimentos que envolvem elevado custo operacional ou riscos à integridade física.

Nesse contexto, o presente trabalho aborda a utilização do *software Proteus* para a implementação de um projeto de relógio digital. O desenvolvimento de relógios digitais é um dos temas clássicos no estudo da eletrônica digital, integrando conceitos fundamentais como contagem binária, divisão de frequência, lógica combinacional e acionamento de *displays*. A construção de um sistema completo, utilizando

exclusivamente circuitos integrados de forma simulada, permite a compreensão detalhada dos blocos lógicos internos que compõem dispositivos temporizadores.

2 FUNDAMENTAÇÃO TEÓRICA

A eletrônica define-se como o campo da ciência e da engenharia voltado ao estudo e controle do fluxo de elétrons em diversos meios, visando ao processamento, à transmissão e ao armazenamento de informações, além do controle de energia. Tais sistemas são majoritariamente subdivididos em duas vertentes tecnológicas: a eletrônica analógica e a eletrônica digital. Historicamente, a eletrônica fundamenta-se na manipulação de grandezas analógicas, cujas variáveis de tensão e corrente oscilam de forma contínua no tempo. Contudo, a demanda por sistemas mais robustos a ruídos e com elevada capacidade de processamento impulsionou a ascensão da vertente digital (RAMOS, 2012).

Diferentemente do modelo analógico, a eletrônica digital opera com sinais discretos, tipicamente representados por dois níveis lógicos distintos: "0" (nível baixo) e "1" (nível alto), fundamentados nos princípios da álgebra booleana. Essa abstração binária permite o desenvolvimento de sistemas complexos com maior imunidade a interferências externas e facilidade de integração em larga escala (NOGUEIRA, 2011). No cerne desta ciência, situam-se as portas lógicas — unidades fundamentais que executam funções como inversão (*NOT*), conjunção (*OR*) e disjunção (*AND*).

A associação dessas portas viabiliza a criação de circuitos sofisticados, categorizados em duas classes principais:

- Circuitos combinacionais: nos quais o estado da saída é determinado exclusivamente pelas variáveis de entrada no instante atual;
- Circuitos sequenciais: nos quais a saída depende não apenas das entradas correntes, mas também de estados pretéritos, introduzindo os conceitos de memória e sincronismo por meio de sinais de temporização (*clock*).

A evolução tecnológica permitiu a transição do uso de componentes discretos para Circuitos Integrados (CI), possibilitando que dispositivos como contadores, divisores de frequência e processadores sejam implementados com alta densidade e eficiência energética. Sob a perspectiva da implementação prática, tais conceitos são materializados na construção de sistemas de temporização, nos quais a lógica digital é empregada para processar pulsos elétricos e convertê-los em informações inteligíveis ao usuário final.

Contudo, a crescente complexidade inerente aos sistemas de temporização e a elevada densidade de integração dos circuitos modernos demandam metodologias de validação rigorosas que precedam a prototipagem física. Nesse cenário, o emprego de ferramentas de simulação torna-se fundamental para a predição de falhas e a otimização do desempenho do *hardware*. Dentre as plataformas disponíveis para essa finalidade, o *Proteus* destaca-se como uma solução robusta, integrando capacidades de simulação e desenvolvimento de alta precisão (CAVALCANTE *et al.*, 2025).

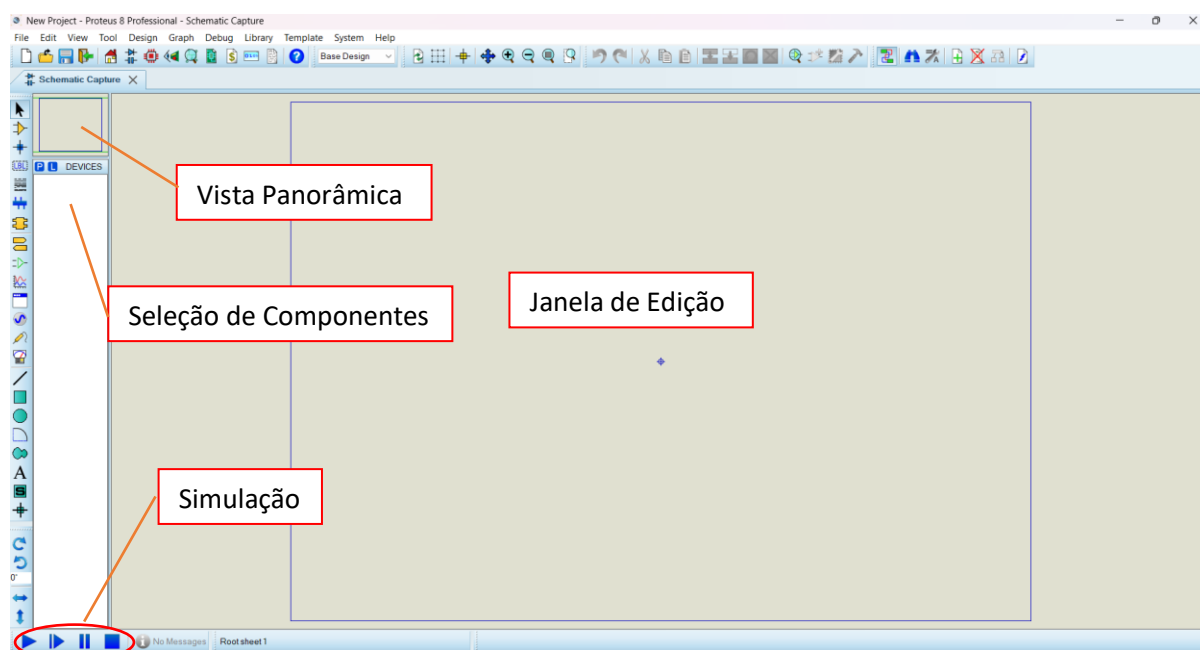
O *Proteus* é um *software* lançado em 1988 pela *Labcenter Electronics*, sendo amplamente difundida na engenharia para o desenvolvimento de projetos eletrônicos. Esta ferramenta integra funcionalidades destinadas à concepção de esquemáticos, à simulação de sistemas e ao projeto de placas de circuito impresso (PCI). Sua principal distinção frente a outros simuladores reside na capacidade de realizar simulações de natureza mista — combinando elementos analógicos e digitais — e na integração entre o ambiente de captura de esquemáticos e o layout de PCB (*Printed Circuit Board*). Tal arquitetura possibilita a validação do comportamento dinâmico de circuitos complexos em tempo real (CAVALCANTE *et al.*, 2025).

A arquitetura operacional do *Proteus* fundamenta-se em dois módulos complementares que contemplam integralmente o ciclo de desenvolvimento eletrônico: o ISIS (*Intelligent Schematic Input System*) e o ARES (*Advanced Routing and Editing Software*) (LABSIS, 2010). O ambiente ISIS destina-se à captura de esquemáticos e à simulação interativa, permitindo a validação da lógica do circuito e

do comportamento dos componentes através de modelos *spice* e da tecnologia *Virtual System Modelling* (VSM).

Subsequentemente, o módulo ARES provê as ferramentas necessárias para o projeto da placa de circuito impresso. Nesta etapa, realizam-se o posicionamento dos componentes e o roteamento das trilhas condutoras, utilizando mecanismos de verificação de regras de design para assegurar a exequibilidade da fabricação física. A interoperabilidade entre esses módulos garante a integridade dos dados, de modo que alterações no diagrama lógico sejam refletidas automaticamente no layout da placa, otimizando o processo de revisão e correção do projeto (LABSIS, 2010).

Figura 1 – Tela inicial *Proteus 8*



Fonte: Adaptado de Labsis (2019)

A interface gráfica do *Proteus 8* é composta por regiões funcionais distintas que otimizam a produtividade do projetista, conforme ilustrado na Figura 1. A vista panorâmica provê uma perspectiva macroscópica do projeto contido na janela de edição; nela, a borda azul delimita os limites da folha de desenho, enquanto o retângulo verde indica a área específica em exibição na tela. Além da navegação,

esta visualização é utilizada para a inspeção prévia de componentes selecionados no seletor de dispositivos.

A seleção de componentes constitui o repositório local onde são armazenados os dispositivos e circuitos integrados previamente selecionados das bibliotecas para utilização no projeto em desenvolvimento. Para o controle do dinamismo do sistema, os controles de simulação permitem iniciar, pausar e interromper a execução do circuito em tempo real. Por fim, a janela de edição caracteriza-se como o espaço de trabalho principal, onde ocorre a manipulação direta dos componentes, a fiação das conexões e a montagem lógica do sistema eletrônico.

3 METODOLOGIA

A metodologia adotada nesse trabalho envolve pesquisa em artigos e livros referentes ao tema, simulação no *software Proteus* e implementação prática em *protoboard* de um relógio digital.

3.1 Desenvolvimento

O projeto implementado é formado por quatro dígitos de sete segmentos de ânodo comum, decodificadores BCD-para-7-segmentos do tipo 74LS47, *flip-flop JK* 74LS76 e portas lógicas *NAND*. O objetivo é detalhar o processo de desenvolvimento do circuito, incluindo sua arquitetura, métodos de contagem e geração da base de tempo, evidenciando sua viabilidade prática e sua relevância didática.

O funcionamento de um relógio digital envolve a compreensão integrada de diversos blocos eletrônicos que compõem o sistema. Cada parte do circuito exerce uma função específica e trabalha em conjunto para gerar, contar e exibir o tempo com precisão. O coração do relógio é o circuito de divisão e contagem, formado pelos *flip-flops*. Ele recebe um sinal de *clock*, pulsos de 1 Hz — proveniente de um oscilador estável (gerador de sinal), responsáveis pelo avanço dos segundos. A partir desse ponto, cada estágio do contador é configurado para operar em bases adequadas,

permitindo representar segundos, minutos e horas de forma coerente no padrão decimal.

Para a apresentação visual do tempo, o sistema utiliza *displays* de sete segmentos, que exibem dígitos de 0 a 9. Como os *displays* não trabalham diretamente com códigos binários, é necessário empregar um decodificador BCD para sete segmentos. Além disso, portas lógicas *NAND* e *AND* são usadas para criar condições de controle, como detectar quando o contador atinge determinados valores, realizar resets automáticos e garantir que cada estágio avance somente quando o anterior completa seu ciclo.

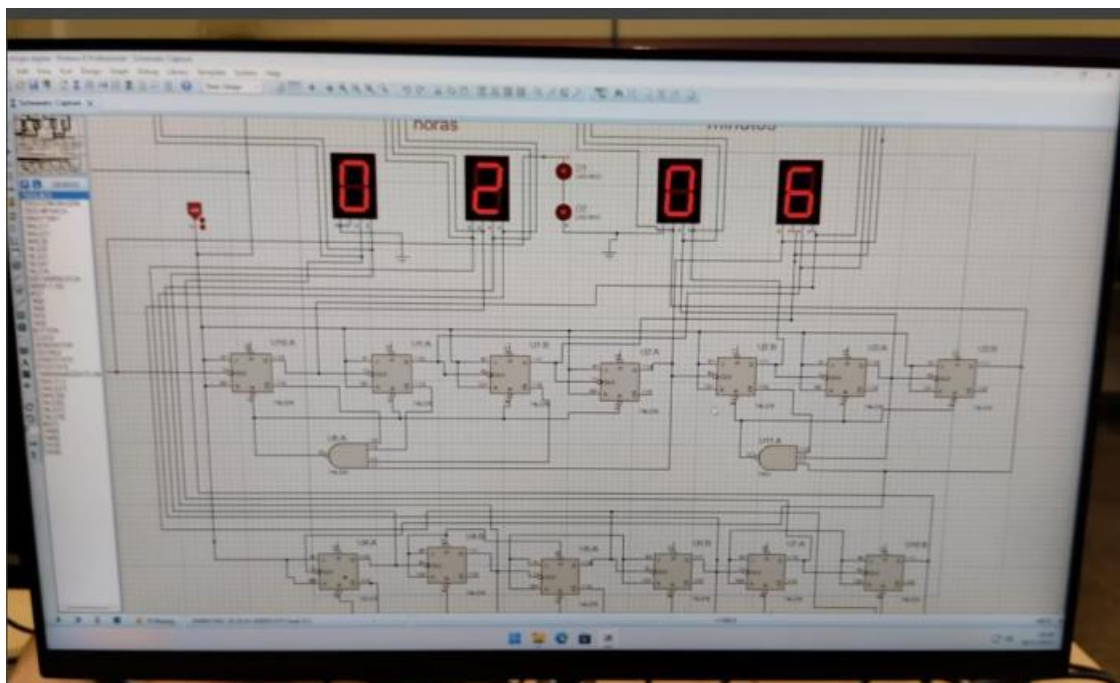
A etapa de validação experimental foi conduzida em ambiente virtual utilizando o *software Proteus*, visando a verificação funcional do sistema e a mitigação de falhas lógicas inerentes ao projeto. O procedimento inicial consistiu na transposição do esquemático teórico para o ambiente de simulação, onde foram instanciados modelos de componentes (*flip-flops*, portas lógicas, decodificadores BCD para sete segmentos e elementos de sinalização visual). A organização desses componentes seguiu rigorosamente a hierarquia de blocos pré-estabelecida, assegurando a continuidade elétrica e a coerência lógica da arquitetura.

Durante a execução da simulação, o monitoramento concentrou-se na análise dinâmica dos estágios de contagem e na resposta temporal das portas lógicas sob condições de carga. Verificou-se, com especial atenção, o comportamento dos mecanismos de reset automático e a transição de estados entre as escalas de segundos, minutos e horas. Esse processo permitiu a identificação de eventuais atrasos de propagação e conflitos lógicos que poderiam comprometer a estabilidade operacional do cronômetro ou a precisão da contagem em regime contínuo.

A representação visual da infraestrutura lógica e as interconexões dos subsistemas são detalhadas na Figura 2, que ilustra a interface do *software Proteus* durante a execução da simulação. Observa-se o arranjo espacial dos componentes, destacando a disposição dos contadores e a ativação sequencial dos barramentos que alimentam os *displays* de sete segmentos. A imagem evidencia o estado dinâmico do circuito, permitindo a inspeção das tensões nos nós principais e a

verificação visual imediata da coerência entre os dígitos processados e os valores exibidos.

Figura 2 - Circuito do relógio simulado no *Proteus*

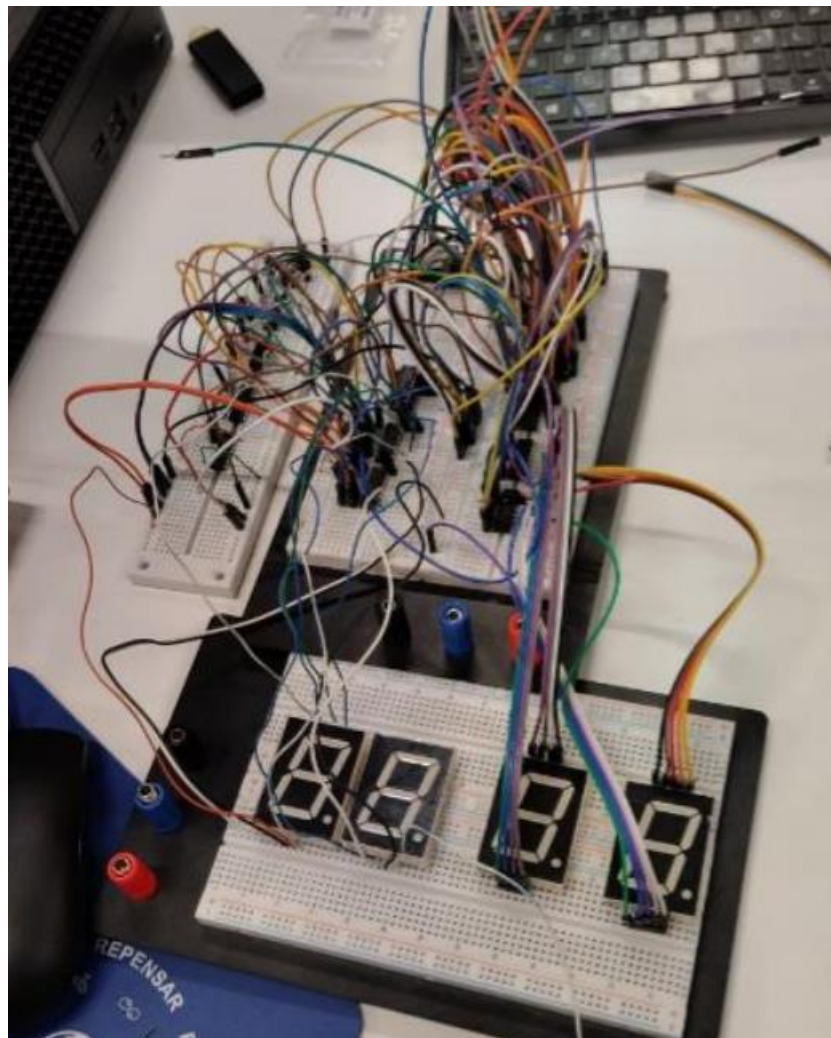


Fonte: Autoria propria

A implementação física do sistema foi realizada em *protoboard*, visando a validação experimental do projeto em condições reais de operação. A disposição dos componentes foi planejada estrategicamente para otimizar o roteamento das conexões e mitigar o acoplamento de ruídos eletromagnéticos. Para tanto, adotou-se uma organização segmentada, estabelecendo uma clara distinção física entre os estágios de processamento lógico — compostos por *flip-flops JK*, portas lógicas e decodificadores — e os estágios de interface visual, que compreendem os *displays* de sete segmentos e os indicadores de estado em LED (diodo emissor de luz). No que tange à infraestrutura de potência, o circuito foi submetido a uma fonte de alimentação regulada de 5V, respeitando os níveis lógicos da tecnologia empregada. A distribuição de energia foi executada através de barramentos longitudinais, assegurando a estabilidade da tensão e a integridade da polaridade em todos os

pontos de conexão. Subsequentemente, a integração dos circuitos integrados e a malha de interconexões foram realizadas em estrita observância ao esquemático elétrico previamente validado em ambiente de simulação, garantindo a transição fidedigna do modelo teórico para o protótipo funcional.

Figura 3 - Montagem do projeto em *protoboard*



Fonte: Autoria propria

A configuração física do protótipo é detalhada na Figura 3, que ilustra a implementação do sistema em *protoboard*. Para otimizar a análise experimental e facilitar a aquisição de dados durante as etapas de teste, optou-se por uma arquitetura

modular distribuída em duas unidades independentes: uma dedicada exclusivamente ao processamento lógico e outra à interface de exibição. Esta segregação física entre os circuitos de contagem e os *displays* de sete segmentos não apenas simplificou o roteamento das conexões, mas também permitiu a realização de medições pontuais de sinais sem a obstrução visual ou física de componentes periféricos.

Essa organização estrutural, evidenciada na imagem, foi fundamental para o isolamento de possíveis falhas e para a verificação individualizada dos barramentos de dados. A separação das placas possibilitou um acesso desimpedido aos pinos dos circuitos integrados, garantindo que as sondagens osciloscópicas e as verificações com multímetro fossem executadas com maior precisão e segurança, assegurando a integridade das medições realizadas ao longo do projeto.

4 APRESENTAÇÃO E DISCUSSÃO DOS RESULTADOS

Os resultados consistiram em comparar o comportamento teórico esperado do relógio digital com os resultados obtidos nas fases de simulação e montagem prática. A partir das análises realizadas, foi possível verificar a coerência entre o funcionamento dos blocos digitais, a contagem do tempo e a exibição nos *displays* de 7 segmentos.

Durante a simulação no *software Proteus*, observou-se que os *flip-flops JK* e as portas lógicas responderam de acordo com a lógica projetada, produzindo sinais estáveis e sincronizados. Os contadores modulares avançaram corretamente suas sequências, reproduzindo os ciclos de segundos, minutos e horas previstos. A decodificação BCD para 7 segmentos também se mostrou precisa, com a ativação adequada dos segmentos para cada dígito, sem erros de representação visual.

Na montagem prática em *protoboard*, os resultados demonstraram funcionamento semelhante ao simulado, confirmando a viabilidade do projeto. A contagem transcorreu de forma contínua e ordenada, e os resets automáticos ocorreram nos valores corretos, garantindo que os dígitos retornassem ao início de seu ciclo no momento adequado. Discrepâncias pontuais entre o circuito físico e o

simulado, tais como atrasos de propagação inerentes aos componentes reais, foram mitigadas mediante a estabilização do sinal de entrada.

A apresentação visual nos *displays* apresentou boa legibilidade. Os LEDs auxiliares também cumpriram sua função de indicar estados internos do circuito, contribuindo para a verificação do comportamento lógico durante os testes.

5 CONSIDERAÇÕES FINAIS

O desenvolvimento deste projeto permitiu a convergência de conceitos fundamentais da eletrônica digital, como a manipulação de *flip-flops*, a aplicação de lógica combinacional em portas lógicas e a integração de decodificadores BCD para interface visual. A natureza iterativa do processo de simulação foi determinante para a estabilidade do projeto; a capacidade de ajustar parâmetros e corrigir inconsistências na topologia lógica em ambiente virtual assegurou a viabilidade técnica necessária para a transição à implementação física.

A simulação no *software Proteus* desempenhou um papel crítico na validação sistêmica, mitigando falhas lógicas e permitindo o refinamento dos blocos funcionais antes da montagem em física. Em contrapartida, a implementação em *protoboard* ratificou a aplicabilidade do circuito em condições reais, consolidando a importância de uma metodologia de design progressiva — da abstração teórica à prototipagem funcional.

Os resultados experimentais atestam que o dispositivo opera conforme os requisitos estabelecidos, executando a contagem de segundos, minutos e horas de forma contínua e precisa. A utilização estratégica de decodificadores associados a *displays* de sete segmentos garantiu uma saída de dados confiável, enquanto a implementação de indicadores LED e pontos de monitoramento de *clock* facilitou a análise dinâmica do fluxo de sinais.

Por fim, a execução deste projeto transcendeu a análise puramente teórica de circuitos. Ao explorar a montagem na simulação, os proponentes desenvolveram uma

compreensão holística do ciclo de design eletrônico, compreendendo as nuances da transição entre um esquema lógico e uma aplicação física comercializável e robusta.

REFERÊNCIAS

ALBERTI, Rafael Alvise; FURTADO, João Carlos; KIPPER, Liane Mahlmann. **Simulação como ferramenta no ensino de engenharia: problematização e promoção da vivência em processos produtivos.** Revista de Ensino de Engenharia, v. 34, n. 1, p. 73-83.

CAVALCANTE, J. G. L.; SILVA, M. J.; SANTOS, D. D.; EVANGELISTA, T. S.; SOUZA, N. W. P.; LIMA, D. S. **Oficina com software Proteus como estratégia didática para o ensino e aprendizagem de circuitos eletrônicos no curso de engenharia elétrica.** Congresso Brasileira de Educação em Engenharia. 2025

JUNIOR, M. J. S.; FREITAS, V. A. J.; GRANZA, M. H.; DALLAMUTA, J. L. **Utilização de modelos matemáticos de turbinas Eólicas em ambiente de simulação matlab/simulink na Aprendizagem de sistemas de controle.** Congresso Brasileira de Educação em Engenharia. 2017

Labsis Comércio de Equipamentos Educacionais LTDA. **Treinamento de Proteus VSM. Versão 7.6.0,** 2010. Disponível em:
https://eletrojota.com.br/Download/Aquivos%20para%20DOWLOADS/MANUAIS%20Proteus_Anacn.pdf. Acesso em 01 dez. 2025.

NOGUEIRA, J. S. **Eletrônica Digital Básica.** 1 ed. Salvador: EDUFBA, 2011.

RAMOS, B.; SILVA, G. G.; EBERT, C. L.; SCHWARZ, L. **Desenvolvimento de um kit didático modular para o Ensino de eletrônica digital.** Revista Ilha Digital, ISSN 2177-2649, v. 3, p 47-53, 2012.

SENAI. Simulação computacional: o futuro da inovação e eficiência na indústria. **Senai Tecnologia e Inovação**, set, 2024 Disponível em:
<https://www.senaipr.org.br/tecnologiaeinovacao/blog/simulacao-computacional-o-futuro-da-inovacao-e-eficiencia-na-industria-1-36287-490822.shtml>. Acesso em 16 dez. 2025.



Esta obra está licenciada com Licença Creative Commons Atribuição-Não Comercial 4.0 Internacional.
[Recebido/Received: Abril 30, 2023; Aceito/Accepted: Agosto 29, 2023]